

===== WPI =====

TI - Separation slot structure in semiconductors - has shallow V-shape esp. for mesa structures obtained by chemical attack or mechanical grinding

AB - FR2468207 The component has strongly doped edges (3) overlying a less strong doped substrate (4) the slot separating the two as a shallow 'V' with angles (ALPHA) to the horizontal of less than ten degrees and preferably less than six degrees. The vertical cut-away at the 'V' sides (13,14) into the edge regions has a height less than sixty microns for a six degree angle and a width of eight hundred microns.

- The slot may be filled with a passivating material. A flat base (15) to the slot allows cutting into chips after passivation. The technique is especially applicable to mesa style components where breakdown problems can occur at rectifying junctions. Additionally, a layer of a protecting agent may be applied to resist mechanical attack.

PN - FR2468207 A 19810515 DW198127 000pp

PR - FR19790026244 19791023

PA - (CSFC) THOMSON CSF

IN - COLLUMEAU Y; MAILLET J

MC - U11-C06 U11-C07 U11-E02 U12-E01

DC - U11 U12

IC - H01L29/06

AN - 1981-G1644D [25]

DERWENT-ACC-NO: 1981-G1644D

DERWENT-WEEK: 198127

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Separation slot structure in
semiconductors - has shallow V=shape esp. for mesa
structures obtained by chemical attack or mechanical
grinding

INVENTOR: COLLUMEAU, Y; MAILLET, J

PATENT-ASSIGNEE: THOMSON CSF[CSFC]

PRIORITY-DATA: 1979FR-0026244 (October 23, 1979)

PATENT-FAMILY:

PUB-NO

LANGUAGE

FR 2468207 A

000

PAGES

N/A

PUB-DATE

MAIN-IPC

May 15, 1981

N/A

INT-CL (IPC): H01L029/06

ABSTRACTED-PUB-NO: FR 2468207A

BASIC-ABSTRACT:

The component has strongly doped edges (3) overlying a less strong doped substrate (4) the slot separating the two as a shallow 'V' with angles (ALPHA) to the horizontal of less than ten degrees and preferably less than six degrees. The vertical cut-away at the 'V' sides (13,14) into the edge regions has a height less than sixty microns for a six degree angle and a width of eight hundred microns.

The slot may be filled with a passivating material. A flat base (15) to the

slot allows cutting into chips after passivation. The technique is especially applicable to mesa style components where breakdown problems can occur at rectifying junctions. Additionally, a layer of a protecting agent may be applied to resist mechanical attack.

TITLE-TERMS: SEPARATE SLOT STRUCTURE SEMICONDUCTOR SHALLOW
V=SHAPED MESA

STRUCTURE OBTAIN CHEMICAL ATTACK MECHANICAL
GRIND

DERWENT-CLASS: U11 U12

EPI-CODES: U11-C06; U11-C07; U11-E02; U12-E01;

A1

DEMANDE
DE BREVET D'INVENTION

N° 79 26244

(21)

(54) Structure de sillon de séparation dans une plaquette semi-conductrice et son procédé de fabrication.

(51) Classification internationale (Int. Cl.⁹). H 01 L 29/06.

(22) Date de dépôt..... 23 octobre 1979.

(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du public de la demande..... B.O.P.I. — « Listes » n° 18 du 30-4-1981.

(71) Déposant : Société dite : THOMSON-CSF SA, résident en France.

(72) Invention de : Yolland Collumeau et Jean Maillot.

(73) Titulaire : *Idem* (71)

(74) Mandataire :

La présente invention concerne une structure de sillons de séparation dans une plaquette semiconductrice et son procédé de fabrication.

- Plus particulièrement, la présente invention s'applique aux
- 5 composants semiconducteurs de type mesa (on rappelle qu'on distingue généralement les composants semiconducteurs à structure de type planar dans lesquels les jonctions affleurent au niveau d'une face principale du composant et les composants semiconducteurs de type mesa dans lesquels une partie au moins des jonctions redresseuses
 - 10 affleure au niveau de la périphérie du composant). Une grande partie des composants semiconducteurs devant supporter une certaine pulsance et des moyennes ou hautes tensions sont de type mesa. L'une des difficultés qui se pose pour de tels composants de type mesa est que le claquage des jonctions redresseuses se produit généralement d'abord en
 - 15 surface, c'est-à-dire au niveau des affleurements des jonctions plutôt qu'en volume, dans la masse du composant. Ainsi, pour obtenir un composant supportant des tensions élevées, il convient d'une part et bien entendu de se soucier de la structure interne et des niveaux de dopage des diverses couches semiconductrices constituant ce compo-
 - 20 sant, mais aussi d'autre part de considérer avec soin les phénomènes se produisant au niveau des affleurements de jonction à la périphérie du composant.

- Parmi les paramètres intervenant pour définir la tension de claquage en surface, il convient de considérer l'angle formé entre le
- 25 plan de jonction et la direction de la surface périphérique au niveau de l'affleurement de cette jonction. Cet angle, qui résulte d'après les procédés usuels de fabrication de la découpe de composants semiconducteurs à partir de plaquettes semiconductrices, est couramment appelé angle de découpe.

- 30 Il est connu que, pour obtenir une tenue en tension aussi élevée que possible, certains angles de découpe sont favorables et d'autres non. De façon générale, un angle de découpe tel que la partie restante de la couche la plus dopée des deux couches formant la jonction a une surface plus importante que la partie restante de la couche la moins
- 35 dopée de ces deux couches formant la jonction est un angle favorable ou angle positif, représenté en figure 1 sous la référence α_1 . La

couche 1 de type N^+ (ou P^+) plus dopée que la couche 2 de type P (ou N) a une surface plus grande que cette couche 2 si l'on considère que des sections par des plans parallèles au plan de jonction situés de part et d'autre de cette jonction. L'angle α_1 peut avoir une valeur
 5 relativement élevée, pouvant aller jusqu'à environ 80° . Par contre, si l'angle de découpe est négatif, tel que l'angle α_2 représenté en figure 2, c'est-à-dire que la surface restante de la couche 3 la plus dopée ou couche P^+ est plus faible que la surface restante de la couche 4 la moins dopée ou couche N, le composant supportera mal les tensions
 10 élevées. On parle alors d'angle défavorable. Néanmoins, il a été montré que, si l'angle négatif α_2 a une valeur α très faible, inférieure à 10° , à nouveau le composant se comporte bien en ce qui concerne sa tenue en tension.

La structure résultant du choix d'un tel angle α très faible est illustrée en figure 3. On peut y voir un inconvénient notable et
 15 évident du choix d'un tel angle de découpe négatif et très faible, à savoir que, en vue de dessus, la surface occupée par la zone de découpe est très importante d'où il résulte un accroissement de la consommation de silicium.

Un autre paramètre qui joue un rôle important dans la tenue en tension en surface d'une jonction résulte des propriétés d'un agent de passivation déposé éventuellement au niveau de l'affleurement de cette jonction. D'une façon générale, il n'est pas possible économiquement de déposer un produit de passivation sur la tranche d'un
 20 composant semiconducteur après sa découpe en puces individuelles. Ainsi, dans la technique pratique, on forme sur une plaquette semiconductrice un grand nombre de composants identiques. Des rainures ne rentrant que partiellement à l'intérieur de la plaquette semiconductrice sont formées, un agent de passivation est déposé dans ces
 30 rainures, puis ensuite la découpe est effectuée sensiblement au milieu de la rainure. Toutefois, cette technique amène dans la majorité des cas pratiques à adopter un angle de découpe α_2 défavorable comme l'illustre la figure 4. En effet, dans de très nombreux composants semiconducteurs, la jonction dont on veut passiver l'affleurement se
 35 trouve proche d'une surface du composant semiconducteur et telle que la couche la plus dopée présente une épaisseur faible (en tous cas

inférieure à 80 microns). Ainsi, il n'est pas possible d'effectuer la découpe à partir de la face la moins dopée ce qui donnerait un angle favorable car alors la partie résiduelle de la couche la plus dopée serait trop fine pour permettre le maintien mécanique de la plaquette qui se briserait. La figure 4 illustre le cas classique d'une rainure formée par attaque chimique à partir de la surface de la plaquette portant la couche semiconductrice fine la plus dopée d'où il résulte la présence d'un angle α_2 défavorable. Un produit de passivation 5 est déposé dans la rainure et ensuite une découpe est effectuée sensiblement à partir de la zone médiane de cette rainure comme cela est indiqué par la flèche 6. Les avantages procurés par un produit de passivation 5 efficace sont alors quelque peu limités par le fait que l'angle de découpe est défavorable. Il serait donc souhaitable, de façon évidente, d'utiliser un sillon analogue à celui de la figure 4 mais dans lequel l'angle de découpe serait très faible. Comme on l'a déjà exposé précédemment, cette technique n'est généralement pas adoptée du fait de la trop grande étendue que prendrait alors le sillon.

Un objet de la présente invention est de prévoir une nouvelle structure de sillons permettant d'obtenir un angle de découpe négatif très faible tout en limitant l'étendue de la zone de sillonnage.

Un autre objet de la présente invention est de prévoir un procédé de fabrication d'un tel sillon qui soit simple et économique à mettre en oeuvre.

Pour atteindre ces objets ainsi que d'autres, la présente invention prévoit une structure de sillons de séparation formés à partir d'au moins une face d'une plaquette semiconductrice aux emplacements où l'on souhaite effectuer une découpe de celle-ci, la plaquette comportant, du côté de cette face, une jonction constituée d'une couche externe dopée selon un premier type de conductivité et de faible épaisseur et d'une couche interne du deuxième type de conductivité à niveau de dopage plus faible que celui de la couche externe, dans laquelle le sillon a une section droite de forme générale en V très évasé, l'angle d'ouverture du V étant supérieur à 160° , les flancs du V se raccordant à la face de la plaquette par des bords sensiblement perpendiculaires à cette face, dans laquelle la jonction coupe le sillon au niveau de ses flancs évasés. Selon une variante de la

présente invention, le fond du sillon peut être limité par un plan sensiblement parallèle à la face de la plaquette.

Pour fabriquer un tel sillon sur une plaquette, la présente invention prévoit un procédé consistant à : recouvrir les faces de la plaquette d'une couche d'un agent de protection ; former par voie mécanique des rainures en forme de V très évasé, ces rainures traversant la couche d'agent de protection et ladite couche externe ; et soumettre la plaquette à une attaque chimique par un produit attaquant le semiconducteur mais pas l'agent de protection. Les rainures peuvent être obtenues au moyen d'une meule de profil approprié ; ou par sablage à l'aide d'un jet de sable sortant d'une buse dont l'orifice a un profil approprié ; ou encore par passages successifs de la plaquette en regard d'une buse de sablage dont l'orifice présente une forme allongée, dont la longueur correspond à la largeur de la rainure, la buse étant disposée lors du premier passage de sorte que la direction de sa longueur soit normale à la direction du déplacement relatif buse/plaquette puis étant ensuite progressivement placée en oblique au cours des passages successifs ultérieurs.

L'invention vise également les plaquettes semiconductrices portant des sillons tels que définis précédemment ainsi que les composants semiconducteurs obtenus par découpe à partir de ces plaquettes selon les limites des sillons. La présente invention s'applique de façon générale aux composants semiconducteurs moyenne ou haute tension et notamment aux diodes, transistors et thyristors de type mesa dans lesquels une couche très dopée externe repose sur une couche moins dopée interne plus épaisse et de type de conductivité opposé.

Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés plus en détail dans la description suivant de modes de réalisation particuliers faite en relation avec les figures jointes parmi lesquelles :

les figures 1 à 4 ont été décrites précédemment et permettent d'illustrer l'état de la technique antérieure ainsi que de mieux faire comprendre la terminologie utilisée dans le présent texte ; la figure 5 représente une structure de sillon selon la présente invention ;

- les figures 6 et 7 illustrent des étapes successives de fabrication de sillons selon la présente invention ;

- la figure 8 représente en vue de dessus une plaquette munie de sillons selon la présente invention surmontée d'une buse de sablage

5 destinée à former les rainures initiales de fabrication de ces sillons ; et

- la figure 9 illustre la formation d'un sillon selon le même procédé que celui illustré en figure 8.

La figure 5 représente une coupe d'une plaquette semiconductrice comportant une couche externe 3 fortement dopée d'un premier type de conductivité (P^+ ou N^+) surmontant une couche 4 d'un deuxième type de conductivité plus faiblement dopée (N ou P), cette coupe étant effectuée perpendiculairement à un sillon selon la présente invention. Ce sillon consiste en une ouverture en V très évasé comprenant deux flancs obliques 11 et 12 faisant chacun avec le plan de jonction un angle négatif inférieur à 10° , de préférence même inférieur à 6° (le terme négatif a été défini en relation avec les figures 2 et 3). Ces flancs obliques 11 et 12 se prolongent vers la face externe de la plaquette semiconductrice par deux bords 13 et 14 sensiblement normaux à la face principale de la plaquette, c'est-à-dire, dans la représentation de la figure, pratiquement verticaux. Eventuellement, le fond du V formé par les deux flancs obliques 11 et 12 peut être un fond plan comme cela est indiqué par le trait en pointillés désigné par la référence 15. Le plan de la jonction entre la couche externe fortement dopée 3 et la couche interne plus faiblement dopée 4, coupe le sillon au niveau de ses flancs obliques 11 et 12.

Si l'on désigne par h la hauteur des bords verticaux 13 et 14, on peut voir sur la figure que le fait de prévoir ces bords verticaux permet d'éviter l'enlèvement d'une longueur l de la surface du semiconducteur. Cette longueur l est égale à $h \cotg \alpha$ si α désigne l'angle de découpe défini précédemment. Si l'angle α vaut 6° , il convient d'insister sur le fait que $\cotg \alpha$ vaut alors 10. On a donc $l = 10h$. L'économie de matière peut donc être relativement importante. Les inventeurs ont constaté que, comme le confirme d'ailleurs les études théoriques, la prévision d'un angle de découpe négatif de très faible valeur est utile surtout en dessous de la jonction et le fait de prévoir les bords verticaux 13 et 14, dont la hauteur

n'excède pas les deux tiers de la profondeur de la jonction, ne modifie pas les propriétés de claquage superficiel de cette jonction. Le gain de surface utile de la plaquette de silicium obtenu par la prévision des bords verticaux ne nuit donc pas au bon fonctionnement du dispositif.

- 5 Dans des cas pratiques, dans lesquels l'épaisseur de la couche 3 ou profondeur de la jonction est de l'ordre de 40 microns, on pourra choisir comme dimensions pour le sillon, une valeur de l'angle α de l'ordre de 6° , une profondeur de sillon de 60 microns, une largeur totale du sillon de 800 microns, la largeur du fond plat étant de l'ordre
10 de 100 microns. Les bords verticaux auront alors une hauteur de l'ordre de 25 microns, c'est-à-dire que, s'ils n'avaient pas été prévus, le sillon aurait une largeur supplémentaire de $2 \cdot 25 \cdot 10$ soit 500 microns.

- Dans le cas où la profondeur de jonction serait de 75 microns, la hauteur des bords verticaux pourrait être choisie à une valeur
15 voisine de 40 microns. L'économie de largeur de sillon serait alors de $2 \cdot 40 \cdot 10$ soit 800 microns. Ces valeurs sont loin d'être négligeables par rapport à la largeur totale du sillon.

- Bien entendu, de façon classique, le sillon selon la présente invention peut être rempli d'un agent de passivation favorisant encore
20 la tenue en tension au niveau des affleurements de jonction. Le fond plat 15 décrit précédemment peut permettre de faciliter la découpe du sillon après le dépôt de l'agent de passivation pour séparer la plaquette de silicium en composants ou puces élémentaires.

- Les figures 6 et 7 illustrent deux étapes d'un procédé
25 d'obtention d'un sillon selon la présente invention. Tout d'abord une plaquette de silicium, comprenant une couche externe 3 de faible épaisseur et fortement dopée formée sur un substrat comprenant au moins une couche interne 4 plus faiblement dopée et de type de conductivité opposé en contact avec la couche externe 3 pour former
30 une jonction avec celle-ci, est revêtue d'une couche d'un agent de protection 20 de relativement faible épaisseur par rapport à l'épaisseur de la couche externe 3. Ensuite, comme le représente la figure 7, par des moyens mécaniques dont quelques exemples seront donnés ci-après, une rainure est formée dans la plaquette, cette rainure ouvrant par la
35 même occasion la couche de protection 20. La rainure a un profil en V très évasé, éventuellement à fond plat. Elle est désignée par la

référence 21 dans la figure 7. Après cela, la plaquette est soumise à l'action d'un produit d'attaque sélectif attaquant le semiconducteur mais pas la couche de protection 20. Ainsi, la rainure 21 s'approfondit pour fournir le sillon 22 dont la limite est désignée en pointillés dans la figure 7. Ce sillon 22 résultant de l'attaque chimique a la forme souhaitée selon l'invention et représentée en figure 5. Les profondeurs d'attaques mécanique puis chimique sont choisies pour que la jonction entre les couches 3 et 4 affleure au niveau des flancs obliques du V.

L'attaque mécanique peut se faire à l'aide d'une meule dont le profil est adapté à celui de la rainure 21 que l'on veut obtenir. Cette meule est amenée à rentrer à l'intérieur de la plaquette semiconductrice lors du déplacement relatif de la plaquette par rapport à la meule dans la direction des sillons que l'on veut obtenir.

Au lieu d'utiliser une meule, on peut utiliser un procédé par sablage. Selon une première variante, on peut utiliser une buse de sablage de profil approprié, c'est-à-dire ayant une forme oblongue et projetant plus de sable en son centre qu'à ses bords de façon à approfondir le centre par rapport aux bords et obtenir la rainure souhaitée. Selon une seconde variante, comme cela est illustré en figures 8 et 9, on peut choisir une buse de sablage 23 présentant un orifice 24 de forme sensiblement rectangulaire, projetant uniformément du sable sur toute sa section. Cette buse est amenée à avoir un déplacement relatif par rapport à la plaquette 25 dans laquelle on souhaite former les rainures. Pour la formation de chaque rainure on procède par passages successifs. Lors du premier passage, comme cela est représenté figure 9, la buse a l'orientation indiquée par la référence 24_1 , c'est-à-dire que sa longueur s'étend selon la largeur maximale de la rainure. Puis ensuite, lors des passages successifs, la buse est inclinée par rapport à la direction de déplacement comme cela est indiqué par les représentations 24_2 et 24_n de l'orifice. On obtient ainsi une rainure à profil en V, l'action de sablage se déroulant lors de chaque passage au centre de la rainure et seulement lors des premiers passages vers les bords externes de la rainure.

En revenant sur les figures 6 et 7, on notera qu'une caractéristique importante du procédé de fabrication selon la présente invention réside dans le fait que la couche 20 de protection à l'agent

d'attaque chimique est déposée sur la plaquette semiconductrice avant la formation mécanique de la rainure. Dans le cas où le matériau semiconducteur est du silicium, cette couche de protection pourra être une mince couche de silice ou de nitrure de silicium. Contrairement à un préjugé établi dans la technique, les actions de meulage ou de sablage qui se produisent dans des conditions relativement sévères, ne nuisent généralement pas aux qualités de protection de cette couche 20 en dehors des emplacements des rainures formées.

Toutefois, par mesure de sécurité, on pourra déposer au-dessus de la couche 20 de protection contre l'agent d'attaque chimique utilisé ultérieurement, une couche de protection supplémentaire ayant principalement un rôle de protection contre les agressions mécaniques. Cette couche supplémentaire pourra par exemple être une couche de résine, cire ou bitume. Elle est enlevée avant l'étape d'attaque chimique.

On a représenté dans les diverses figures uniquement une jonction d'une plaquette semiconductrice, à savoir la jonction traversée par le sillon selon l'invention. Il est clair qu'en dessous de cette jonction, il peut être prévu d'autres couches semiconductrices de dopages ou de types de conductivité distincts. De même, à l'intérieur de la couche externe, 3, peuvent être prévues des zones de types de conductivité différents ou opposés de structure planar.

La présente invention n'est pas limitée aux modes de réalisation qui ont été explicitement décrits ci-dessus ; elle en inclut les diverses variantes et généralisations comprises dans le domaine des revendications ci-après.

REVENDECATIONS

1. Structure de sillon de séparation formée à partir d'au moins une face d'une plaquette semiconductrice aux emplacements où l'on souhaite effectuer une découpe de celle-ci, cette plaquette comportant du côté de cette face une jonction constitué d'une couche externe de faible épaisseur devant l'épaisseur de la plaquette, dopée selon un premier type de conductivité, et d'une couche interne du deuxième type de conductivité et à niveau de dopage plus faible que celui de la couche externe, caractérisée en ce que le sillon a une section droite de forme générale en V très évasé, l'angle d'ouverture du V étant supérieur à 160° et les flancs du V se raccordant à la face de la plaquette par des bords sensiblement perpendiculaires à cette face, et en ce que la jonction coupe le sillon au niveau de ses flancs évasés.
2. Structure de sillon selon la revendication 1, caractérisée en ce que le fond du sillon est limité par un plan sensiblement parallèle à la face de la plaquette.
3. Procédé de fabrication d'un sillon selon la revendication 1, caractérisé en ce qu'il comprend les étapes suivantes :
 - recouvrir les faces de la plaquette d'une couche d'un agent de protection,
 - former par voie mécanique des rainures en forme de V très évasé, ces rainures traversant la couche d'agent de protection et ladite couche externe,
 - soumettre la plaquette à une attaque chimique par un produit attaquant le semiconducteur mais pas l'agent de protection.
4. Procédé selon la revendication 3, caractérisé en ce que l'on forme par voie mécanique une rainure en V à fond plat pour obtenir une structure selon la revendication 2.
5. Procédé selon l'une des revendications 3 ou 4, caractérisé en ce que les rainures sont formées au moyen d'une meule de profil approprié.
6. Procédé selon l'une des revendications 3 ou 4, caractérisé en ce que les rainures sont formées par sablage à l'aide d'un jet de sable sortant d'une buse dont l'orifice a un profil approprié.
7. Procédé selon l'une des revendications 3 ou 4, caractérisé en ce que les rainures sont formées par sablage par passages successifs de la plaquette en regard d'une buse de sablage dont l'orifice présente une

forme allongée dont la longueur correspond à la largeur de la rainure, cette buse étant disposée lors du premier passage de sorte que la direction de sa longueur soit normale à la direction de déplacement relatif buse/plaquette puis étant ensuite progressivement placée en oblique au cours des passages successifs ultérieurs.

- 5 8. Procédé selon l'une quelconque des revendications 3 à 7, caractérisé en ce qu'il comprend en outre les étapes consistant à déposer un agent de passivation au moins au niveau de l'affleurement de la jonction dans le sillon et à découper la plaquette en puces élémentaires selon le
- 10 motif défini par un ensemble de sillons.
9. Procédé selon la revendication 3, caractérisé en ce qu'il comprend en outre les étapes consistant à :
- recouvrir la couche d'agent de protection d'une couche supplémentaire résistant aux attaques mécaniques,
 - 15 - enlever cette couche supplémentaire avant de procéder à l'attaque chimique.

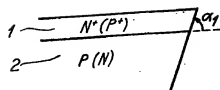


FIG. 1

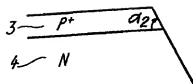


FIG. 2

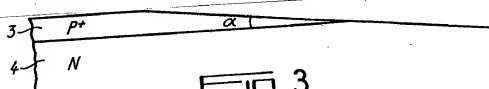


FIG. 3

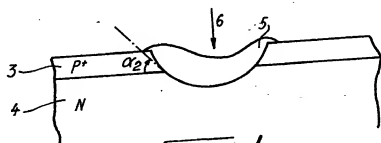


FIG. 4

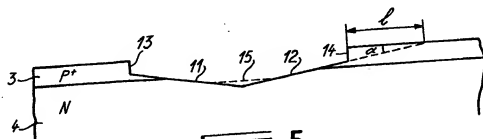


FIG. 5



FIG. 6

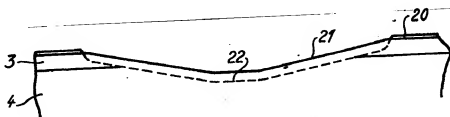


FIG. 7

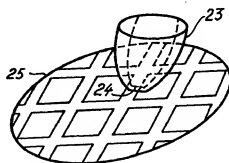


FIG. 8

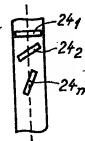


FIG. 9